

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

03157333 \*\*Image available\*\*

THIN FILM WIRING

PUB. NO.: 02-132833 [JP 2132833 A]

PUBLISHED: May 22, 1990 (19900522)

INVENTOR(s): KAWAGUCHI TAKAO

MINAMINO YUTAKA

OTSUKA REI

ISHIHARA SHINICHIRO

APPLICANT(s): MATSUSHITA ELECTRIC IND CO LTD [000582] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 63-286168 [JP 88286168]

FILED: November 11, 1988 (19881111)

INTL CLASS: [5] H01L-021/3205; G02F-001/1343; H01B-005/14; H01L-029/40

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 29.2 (PRECISION

INSTRUMENTS -- Optical Equipment); 41.5 (MATERIALS --

Electric Wires & Cables)

JOURNAL: Section: E, Section No. 962, Vol. 14, No. 368, Pg. 102,

August 09, 1990 (19900809)

#### ABSTRACT

**PURPOSE:** To form a good wiring pattern by a method wherein a high-melting point metal conductive thin film is provided in the interface between an Al thin film for forming a thin film wiring and an ITO thin film and the conductor thin film having a positive potential to the reference potential of the Al thin film is provided on the Al thin film.

**CONSTITUTION:** A transparent conductive film 12 consisting of a patterned ITO film is provided on an insulating substrate 11 and a second conductor thin film 14 consisting of a high-melting point metal, such as Mo, Cr, Ta, Ti, Ni, W, Pt or the like, their alloys or a silicide or a nitride is provided thereon. Then, a first conductor thin film 13 containing Al as its main component is provided on the film 14 and moreover, a third conductor thin film 15 having a positive potential to a reference potential of the film 13 is provided thereon. In such a way, the film consisting of the high-melting point material is used as a diffusion preventive layer and the film consisting of a material of a high reference potential is used on the surface of the film 13 in a thin film wiring consisting of the films 12 and 13. Thereby, the generation of a corroding reaction is prevented and a good wiring pattern is formed holding an ohmic contact.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-132833

⑬ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)5月22日

H 01 L 21/3205  
G 02 F 1/1343  
H 01 B 5/14  
H 01 L 29/40

A  
A

7370-2H  
2116-5C  
7638-5F  
6824-5F

H 01 L 21/88

R

審査請求 未請求 請求項の数 2 (全4頁)

⑮ 発明の名称 薄膜配線

⑯ 特 願 昭63-286168

⑰ 出 願 昭63(1988)11月11日

⑱ 発 明 者	川 口 隆 夫	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	南 野 裕	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	大 塚 玲	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑱ 発 明 者	石 原 伸 一 郎	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑰ 出 願 人	松下電器産業株式会社	大阪府門真市大字門真1006番地	
⑰ 代 理 人	弁理士 栗野 重孝	外1名	

## 明 細 書

## 1. 発明の名称

## 薄膜配線

## 2. 特許請求の範囲

(1) SnまたはInの少なくとも1種からなる透明導電膜および少なくともAlを主成分として含む第1導電体薄膜を同一表面上に設けた薄膜配線において、Mo、Cr、Ta、Ti、Ni、W、Pt等の高融点金属、あるいは前記高融点金属の少なくとも1種を含む合金あるいは窒化物あるいは窒化物を含む第2導電体薄膜を介して前記透明導電体薄膜と第1導電体薄膜が設けられ、更に前記第1導電体薄膜の標準電位に対し正電位なる標準電位を有する第3導電体薄膜が前記第1導電体薄膜上に設けられ構造からなることを特徴とする薄膜配線。

(2) 第3導電体薄膜がMo、Cr、Ta、Ti、Ni、W等の高融点金属、あるいは前記高融点金属の少なくとも1種を含む合金あるいは窒化物あるいは窒化物を含むことを特徴とする請求項1記

## 載の薄膜配線。

## 3. 発明の詳細な説明

## 産業上の利用分野

本発明は薄膜配線の構造に関する。特に透明導電膜とAl薄膜からなる薄膜配線の構造に関する。

## 従来の技術

従来、撮像板あるいはTFT(薄膜トランジスタ)アレイを用いたアクティブマトリクス型液晶ディスプレイはCr、Ta、Mo、Ti等およびその合金の薄膜材料が耐プロセス性、信頼性の点から配線材料として使用されていた。しかし、これら前記の配線材料からなるデバイスは配線抵抗の抵抗値から高密度化、大面積化、高速駆動化には限界が発生した。従って、低抵抗配線材料として半導体デバイスに広く用いられているAl薄膜を適用した前記デバイスの高密度化、大面積化、高速駆動化の実現が考えられた。しかし、低抵抗配線材料としてAl薄膜をITO(酸化インジウム錫)表面上あるいは同一表面上に形成すると、孔食反応と呼ばれる局部電池効果によりAl

にピンホールが発生し、良好なパターンが形成できないことが知られている。孔食反応の機構は標準電位に依存しており、 $Al-1.68V$ 、 $ITO-0.19V$ と標準電位差の大きい材料の組合せでは超純水への浸漬さえにも発生する。

この点を解決する構造として第2図に示す構造が提案された(昭62年秋季第48回応用物理学会学術講演会講演予稿集19p-ZB-2)。すなわち、絶縁基板21上にITO薄膜22を設け、例えばパターン形成した後、Al薄膜23およびMo薄膜24を連続蒸着した構造である。前記構造はITO薄膜22と平行標準電位を有する薄膜、すなわちMo薄膜24をAl薄膜23上に設けることにより孔食反応を防ぎ、良好なパターン形成ができたと報告されている。すなわち、Mo薄膜24の標準電位は $-0.2V$ であり、ITO薄膜22の標準電位 $-0.19V$ とほぼ同じ標準電位を有している。

発明が解決しようとする課題

絶縁板、TFTアレイ等のデバイスに適用され

て前記透明導電体薄膜と第1導電体薄膜を設け、更に前記第1導電体薄膜の標準電位に対し正電位なる標準電位を有する第3導電体薄膜を前記第1導電体薄膜上に設け、構成するものである。

作用

以上のように本発明による薄膜配線を構成するAl薄膜とITO薄膜の界面に設けた第2導電体薄膜材料なるMo、Cr、Ta、Ti、Ni、W等の高融点金属、あるいは前記高融点金属の少なくとも1種を含む合金あるいは窒化物あるいは窒化物は、 $400^{\circ}C$ 以下の温度ではITO薄膜と接触せず電気的にオーミック接触を保持し、更に前記Al薄膜の標準電位に対し正電位なる標準電位を有している第3導電体薄膜をAl薄膜上に設けているので良好な配線パターンを形成することができる。

実施例

以下、第1図を参照して本発明による薄膜配線の実施例を説明する。

即ち、例えばホウ珪酸ガラスからなる絶縁基板

る薄膜配線はプロセス上の裕度、すなわち耐薬品性、耐熱性等の点で合理的な材料でなければならない。すなわち、例えばアモルファスSi(以下a-Siと記す)TFTアレイ作成中プラズマCVDによりゲート絶縁膜として用いる窒化Siの蒸着温度は通常 $300^{\circ}C$ 以上であり、この場合Al薄膜はITO薄膜を還元し、Al薄膜とITO薄膜の界面に酸化Alを形成し両薄膜間の電気的コンタクトが充分得られないという問題点を有していた。

本発明は、このような従来技術の課題を解決することを目的とする。

課題を解決するための手段

本発明は、SnまたはInの少なくとも1種からなる透明導電膜および少なくともAlを主成分として含む第1導電体薄膜を同一表面上に設ける薄膜配線において、Mo、Cr、Ta、Ti、Ni、W、Pt等の高融点金属、あるいは前記高融点金属の少なくとも1種を含む合金あるいは窒化物あるいは窒化物からなる第2導電体薄膜を介し

11上に例えば真空蒸着した後パターンニングした膜厚 $100nm$ のITO薄膜12設け、更に第2導電膜として膜厚 $30nm$ のCr薄膜14、第1導電体薄膜として膜厚 $100nm$ のAl薄膜13、第3導電体薄膜として膜厚 $30nm$ のTa薄膜15をDCスパッタ法により連続蒸着した。この構成においては、超純水によるブラッシュ洗浄および発煙硝酸による洗浄によっても孔食反応は見られず、良好な洗浄が可能である。続いて、フォトリソストによりエッチングマスクを形成し、例えばTa薄膜15をシュウ酸系、Al薄膜13を硝酸-硝酸系、Cr薄膜14を硝酸セリウム系にてエッチングを行ない、発煙硝酸にてレジスト除去を施すことにより良好なAl配線パターンを形成することができた。次に、例えば $200nm$ のTaO薄膜をスパッタ法により蒸着し、続いて例えば $200nm$ のSiN薄膜を基板温度 $350^{\circ}C$ にてCVD蒸着した後においても、ITO薄膜12と前記3層構造からなるAl配線とITO薄膜12とのオーミック接触、すなわちCr薄膜14とI

T O 薄膜 1 2 とのオーミック接触は良好であることを確認した。

以上において透明導電膜は I T O 薄膜を用いて説明したけれども、この透明導電膜は S n あるいは I n を含有する酸化物導電体であれば、標準電位は A l 薄膜に対して 1 V 程度の負電位を有している。したがって、透明導電膜は I T O 薄膜に限定されるものでなく、S n O<sub>2</sub>等の導電性酸化物薄膜も本発明に含まれる。

また、第 1 導電体薄膜は A l 薄膜を用いて説明したけれども、この第 1 導電体薄膜は低抵抗の得られる A l 合金であればよく、A l - S i 系、A l - C u 系、A l - S i - C u 系薄膜も本発明に含まれる。

第 2 導電体薄膜は前記実施例においては C r 薄膜を用いて説明したけれども、I T O 薄膜との固着反応の小さい高融点材料であれば I T O 薄膜と第 2 導電体薄膜との界面における絶縁層の形成は無く良好なオーミック接触が得られる。すなわち、M o、C r、T a、T i、N i、W 等の高

融点金属、あるいは前記高融点金属の少なくとも 1 種を含む合金、例えば N i C r、M o T a あるいは硅化物、例えば、M o S i、T a S i、T i S i、N i S、W S i あるいは窒化物、例えば T i N も本発明に含まれる。

また、第 3 導電体薄膜は前記実施例において T a 薄膜を用いて説明したけれども、標準電位が A l 薄膜に対して正電位を有する導電体薄膜であれば良く T a 薄膜に限定されるものでない。すなわち、M o、C r、T i、N i、W 等の金属材料、あるいは上記金属材料からなる、例えば、N i C r、M o T a 等の合金、M o S i、T a S i、T i S i、N i S、W S i 等の硅化物、T i N 等の導電性窒化物も本発明に含まれる。

#### 発明の効果

以上の説明から明らかなように、本発明による薄膜配線は、I T O 薄膜と A l 薄膜を同一表面上に形成する構成において、I T O 薄膜と A l 薄膜の固着反応の防止層として高融点材料を用い、さらに A l 薄膜表面に標準電位の高い薄膜材料を

用いているので孔食反応を防止しているので、パターン形成が可能であり、しかも 400℃以下のプロセスにおいてもオーミック接触が保持される。したがって、撮像板あるいは T F T アレイを用いた液晶ディスプレイの高速度駆動化、大面積化に大きな効果を有している。

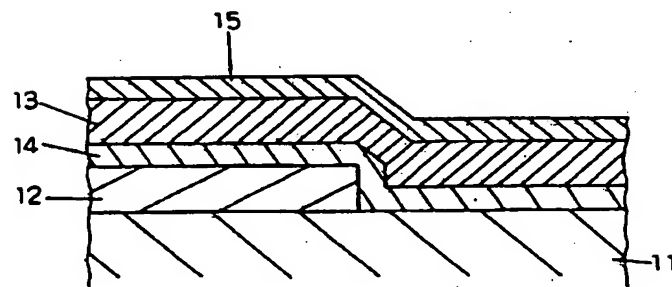
#### 4. 図面の簡単な説明

第 1 図は本発明の実施例にかかる薄膜配線の構成を示す要部断面構造図、第 2 図は従来例にかかる薄膜配線の構成を示す要部断面構造図である。

11……絶縁基板、12……透明電極、  
13……第 1 導電体薄膜、14……第 2 導電体薄膜、15……第 3 導電体薄膜。

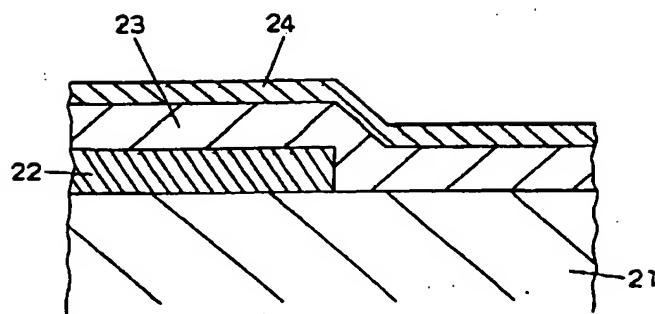
代理人の氏名 弁理士 栗野重孝 ほか 1 名

第 1 図



- 11—絶縁基板
- 12—透明導電膜
- 13—第 1 導電体薄膜
- 14—第 2 導電体薄膜
- 15—第 3 導電体薄膜

第 2 図



21—絶縁基板  
22—ITO  
23—Al  
24—Mo